

DN850

単安定マルチバイブレータ (3回路内蔵) / Monostable Multivibrator (3 Circuits)

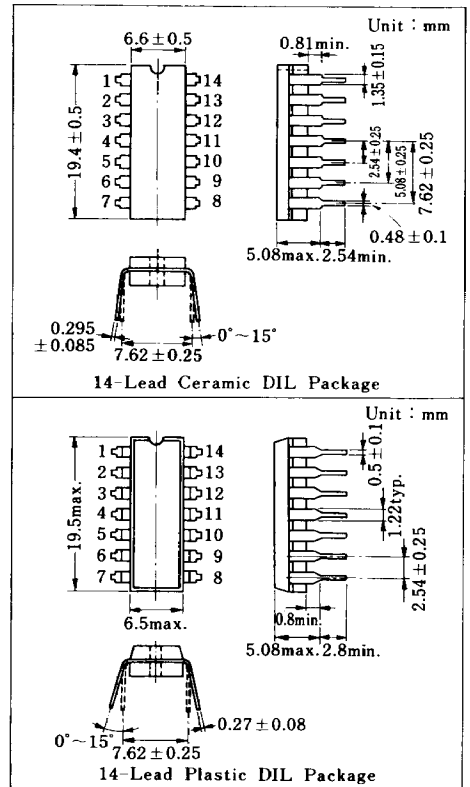
■ 概要 / Description

DN850 は、3 回路の単安定マルチバイブレータで構成された半導体集積回路です。

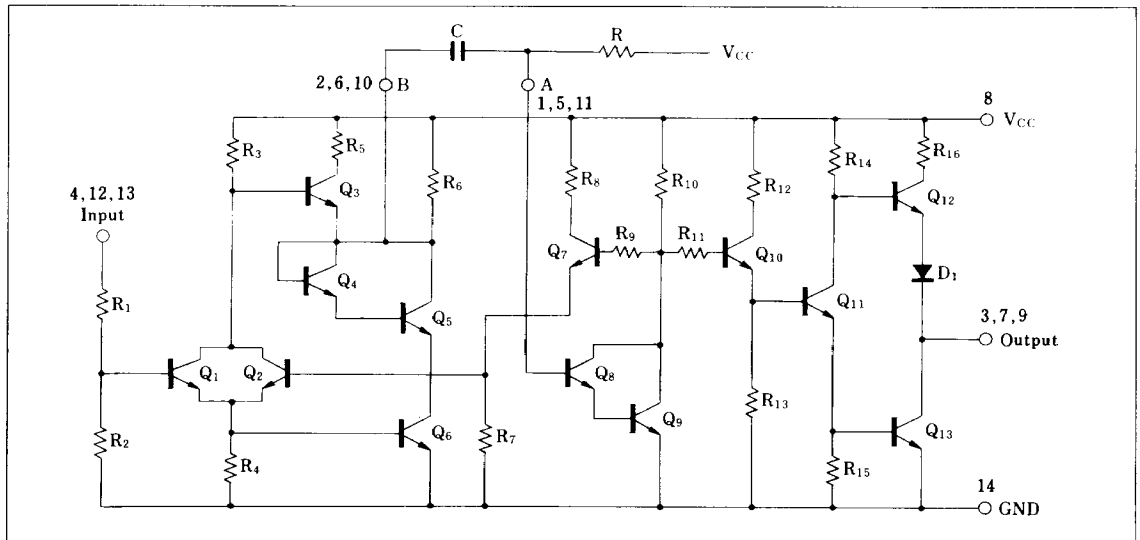
The DN850 incorporates 3 monostable multivibrator circuits having excellent temperature characteristic and supply voltage stability.

■ 特徴

- 温度特性、電源電圧特性ともに良好で、出力は TTL コンパチブル
- 出力の動作極性は、入力正パルスより出力が一定時間 (t_o) ローレベルとなり、 t_o は時定数決定用コンデンサ (C)、抵抗 (R) により算出できる
 $t_o \cong 0.7 CR$



■ 等価回路 / Schematic Diagram



■ 絶対最大定格 / Absolute Maximum Ratings (Ta=25°C)

Item		Symbol	Rating		Unit
電 圧	電源電圧	V _{CC}	15		V
	回路電圧	V _{1, 5, 11-14}	0	14	V
		V _{2, 6, 10-14} *	-12	0	V
		V _{3, 7, 8, 9-14}	0	15	V
		V _{4, 12, 13-14}	-10	15	V
電 流	回路電流	I _{3, I7, I9}	-10	10	mA
	電源電流	I _{CC}	60		mA
許容損失		P _D	400		mW
温 度	動作周囲温度	T _{opr}	-20 ~ +75		°C
	保存温度	T _{stg}	-55 ~ +150		°C

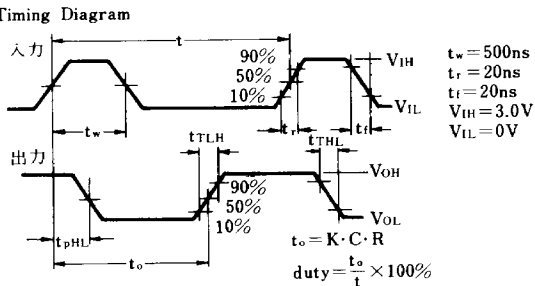
注) 回路電流では+は IC へ流入する電流であり、-は流出する値である。

* 外部から+電圧を加えてはならない。

■ 電気的特性 / Electrical Characteristics (V_{CC}=V_{S-3}=12V, Ta=25°C)

Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
入力電圧ハイレベル	V _{IH}	1	V _{CC} =12V	3			V
入力電圧ローレベル	V _{IL}	1	V _{CC} =12V			0.6	V
パルス幅 (Trigger)	t _w	1	V _{CC} =12V	0.5			μs
周波数 (max.) *1	f	2	V _{CC} =12V, duty=10%	35			kHz
出力電圧ハイレベル	V _{OH}	2	V _{CC} =12V, I _O =-1mA	9			V
出力電圧ローレベル	V _{OL}	2	V _{CC} =12V, I _O =5mA			0.4	V
立下り時間 (Output H→L) *1	t _{FHL}	1	V _{CC} =12V, t _o =10μs		0.05		μs
立上り時間 (Output L→H) *1	t _{FLH}	1	V _{CC} =12V, t _o =10μs		0.2		μs
伝ば遅延時間 (Output H→L) *1	t _{pHL}	1	V _{CC} =12V, t _o =10μs		0.1		μs
K の値 *2	K	1	V _{CC} =12V, duty<10% 10μs ≤ t _o ≤ 30ms		0.693		
K 値の周囲温度依存度 *2	ΔK/Ta	1	V _{CC} =12V, duty<10% 10μs ≤ t _o ≤ 30ms		0.005		%/°C
K 値の電源電圧依存度 *2	ΔK/V _{CC}	1	V _{CC} =12V, duty<10% 10μs ≤ t _o ≤ 30ms		0.2		%/V
時定数容量	C				*3		
時定数抵抗	R				*3		
出力ハイレベル電源電流	I _{CCH}	3	V _{CC} =12V	2	4	6	mA
出力ローレベル電源電流	I _{CCL}	4		10	19	25	mA
デューティ比 *1	duty	1				80	%

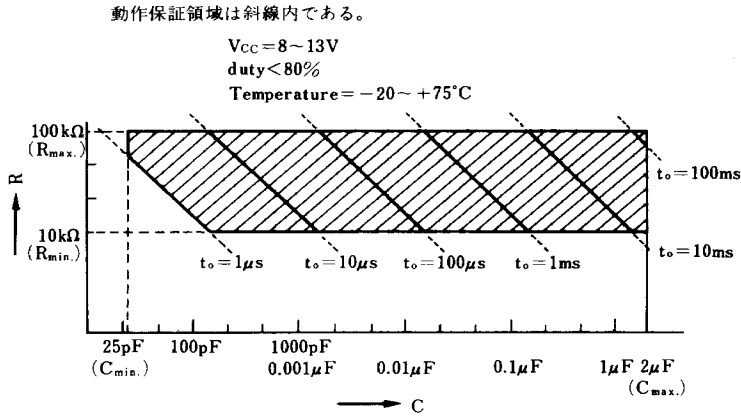
*1 Timing Diagram



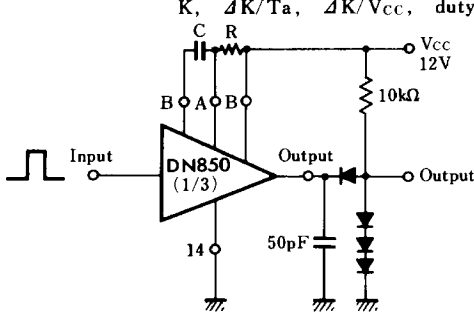
*2 $K = \frac{t_o}{CR}$

$t_w = 500ns$
 $t_r = 20ns$
 $t_f = 20ns$
 $V_{IH} = 3.0V$
 $V_{IL} = 0V$

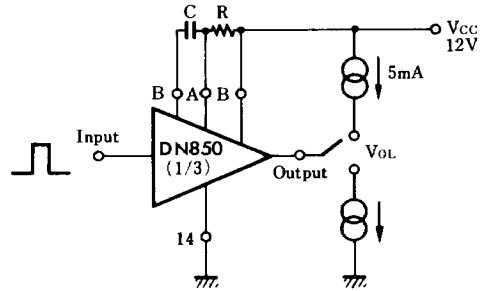
*3 Operating Area



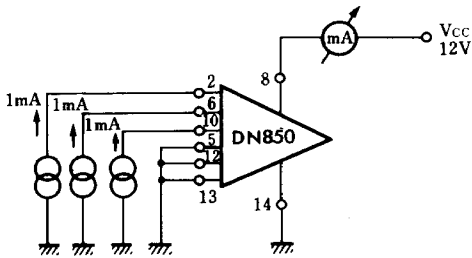
Test Circuit 1 (V_{IH} , V_{IL} , t_w , t_{THL} , t_{TLH} , t_{pHL} , K , $\Delta K/Ta$, $\Delta K/V_{CC}$, $duty$)



Test Circuit 2 (f , V_{OH} , V_{OL})



Test Circuit 3 (I_{CCH})



Test Circuit 4 (I_{CCL})

