

2SD1463

シリコン NPN エピタキシャル形

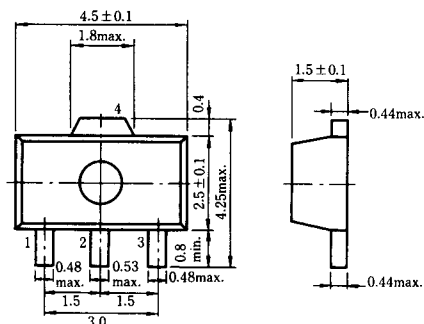
低周波電力増幅用

2SB1045とコンプリメンタリペア

SILICON NPN EPITAXIAL

LOW FREQUENCY POWER AMPLIFIER

Complementary pair with 2SB1045



(UPAK)

1. ベース:Base
 2. コレクタ:Collector
 3. エミッタ:Emitter
 4. コレクタ:Collector
- (Dimensions in mm)

■ 絶対最大定格 ABSOLUTE MAXIMUM RATINGS ($T_a=25^\circ\text{C}$)

項 目	Symbol	2SD1463	Unit
コレクタ・ベース電圧	V_{CB0}	120	V
コレクタ・エミッタ電圧	V_{CE0}	100	V
エミッタ・ベース電圧	V_{EB0}	5	V
コレクタ電流	I_C	50	mA
せん頭コレクタ電流	$i_{C(peak)}^*$	100	mA
許容コレクタ損失	P_C^{**}	1	W
接合部温度	T_j	150	$^\circ\text{C}$
保存温度	T_{stg}	-55 ~ +150	$^\circ\text{C}$

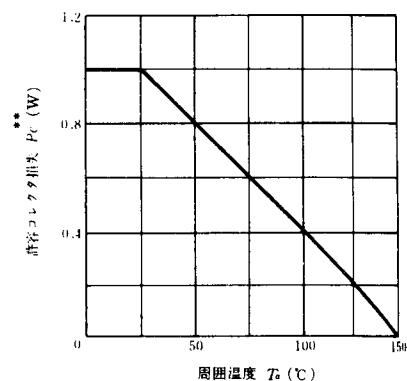
*パルス幅 $\leq 10\text{ms}$, デューティサイクル $\leq 20\%$

**アルミナセラミック基板(12.5×20×0.7mm)使用時の許容値。

*PW $\leq 10\text{ms}$, Duty cycle $\leq 20\%$

**This value is allowed when using the alumina ceramics board (12.5×20×0.7mm).

許容コレクタ損失の周囲温度による変化 MAXIMUM COLLECTOR DISSIPATION CURVE



■ 電気的特性 ELECTRICAL CHARACTERISTICS ($T_a=25^\circ\text{C}$)

項 目	Symbol	Test Condition	min.	typ.	max.	Unit
コレクタ・ベース破壊電圧	$V_{(BR)CBO}$	$I_C=10\mu\text{A}$, $I_E=0$	120	—	—	V
コレクタ・エミッタ破壊電圧	$V_{(BR)CEO}$	$I_C=1\text{mA}$, $R_{BE}=\infty$	100	—	—	V
エミッタ・ベース破壊電圧	$V_{(BR)EBO}$	$I_E=10\mu\text{A}$, $I_C=0$	5	—	—	V
コレクタ遮断電流	I_{CBO}	$V_{CB}=100\text{V}$, $I_E=0$	—	—	10	μA
直流電流増幅率	h_{FE1}^*	$V_{CE}=5\text{V}$, $I_C=10\text{mA}$	60	—	200	—
直流電流増幅率	h_{FE2}	$V_{CE}=5\text{V}$, $I_C=1\text{mA}$	30	—	—	—
コレクタ・エミッタ飽和電圧	$V_{CE(sat)}$	$I_C=30\text{mA}$, $I_B=3\text{mA}$	—	—	2	V
ベース・エミッタ電圧	V_{BE}	$V_{CE}=5\text{V}$, $I_C=10\text{mA}$	—	—	1.5	V
利得帯域幅積	f_T	$V_{CE}=5\text{V}$, $I_C=10\text{mA}$	—	140	—	MHz
コレクタ出力容量	C_{ob}	$V_{CB}=10\text{V}$, $I_E=0$, $f=1\text{MHz}$	—	3	—	pF

*2SD1463は h_{FE1} の値により下記のように2区に分し、現品に表示してあります。

*The 2SD1463 is grouped by h_{FE1} as follows.

Mark	GA	GB
h_{FE1}	60~120	100~200