

IR3M01

スイッチングレギュレータ Switching Regulator Control Circuit

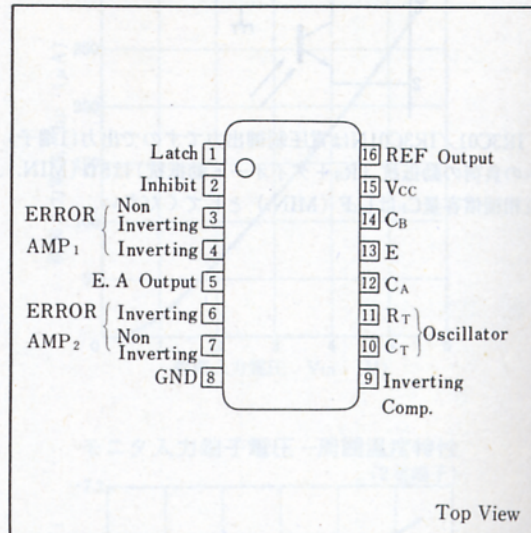
■ 概要/Description

IR3M01は、チョップパルス式、プッシュプル、ブリッジ式などのスイッチングレギュレータに広く適用できるパルス幅変調方式の制御用ICで、制御系基本回路のほか、低入力電圧時誤動作防止回路、出力電圧保護に有効な出力停止ラッチ回路など多くの付加機能を備えた多機能ICです。

The IR3M01 is an inverter control unit which provides all the control circuitry required to construct a regulated power supply.

In addition, it offers output shut-down circuitry at low supply voltages and an output shut-down latch circuit which are effective for PWM push-pull, bridge and series type switching regulators.

■ 端子配置図/Terminal Connections

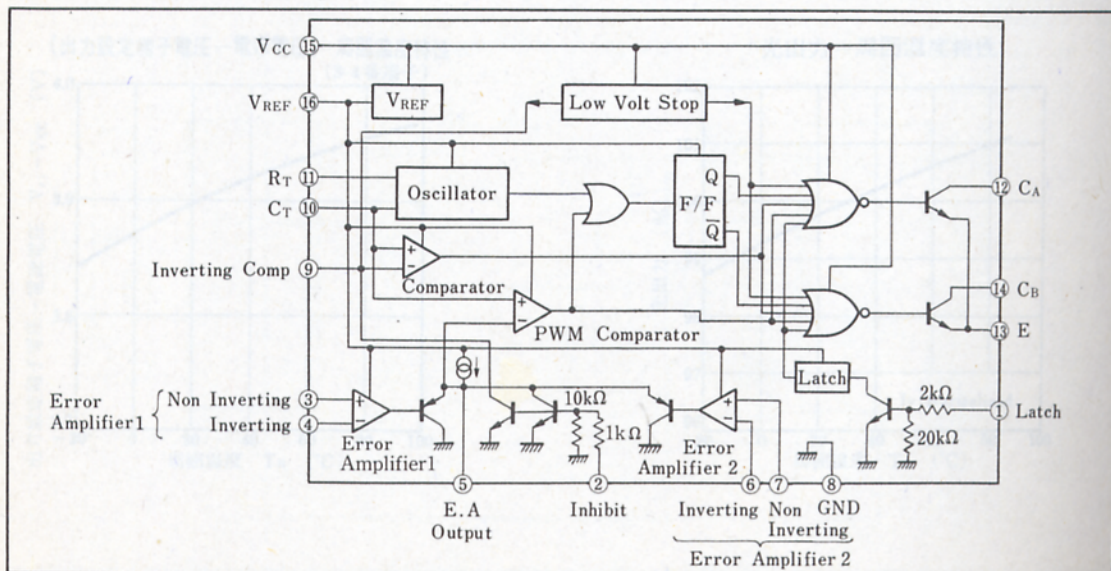


■ 特長/Features

1. 低入力電圧時誤動作防止回路
2. 周波数は5~200kHzで可変可能
3. 休止時間調整回路0~100%可変可能
4. 内部回路で出力のダブルパルス発生を防止
5. 出力停止ラッチ回路
6. 5V基準電圧内蔵
7. 16ピンDIP

1. Output shut-down at low supply voltage
2. Frequency is adjustable 5~200kHz
3. Dead time is adjustable 0~100%
4. On-chip circuitry prohibit double pulse at either output
5. On-chip latch circuit for output shut-down
6. On-chip regulator provides a stable 5V reference voltage
7. 16-pin dual-in-line package

■ ブロック図/Block Diagram



SHARP

■ 絶対最大定格

(Ta=25℃)

項 目	記 号	条 件	定 格 値	単 位
入 力 電 圧	V _{IN}		30	V
出 力 電 圧	V _{OUT}	12, 14端子電圧	35	V
出 力 電 流	I _{OUT}		100	mA
出 力 電 流	I _{REF}	基準電圧源出力	50	mA
R _T 最 小 値	R _{T MIN}		3	kΩ
許 容 損 失	P _D	Ta ≤ +25℃	950	mW
低 減 率		Ta > +25℃	10	mW/℃
動 作 温 度	T _{OPR}		-20 ~ +85	℃
保 存 温 度	T _{STG}		-40 ~ +150	℃

■ 電気的特性

(V_{IN}=15V, Ta=25℃)

項 目	記 号	条 件	MIN.	TYP.	MAX.	単 位
基 準 電 圧 源	基 準 電 圧	V _{REF}	I _{REF} =0	4.6	5.0	5.4 V
	短 絡 出 力 電 流	I _{REF}	V _{REF} =0V		100	mA
	入 力 安 定 度	ΔV _{REF} /ΔV _{IN}	I _{REF} =0, 10V ≤ V _{IN} ≤ 30V	5	10	mV
	出 力 安 定 度	ΔV _{REF} /ΔI _{REF}	0mA ≤ I _{REF} ≤ 25mA	5	15	mV
	リ ッ プ ル 除 去 比	RRR	f=120Hz	70		dB
	温 度 安 定 度	ΔV _{REF} /ΔT	T _{OPR} = -20 ~ +85℃		2	%
ロ ー ト プ ス ト ッ プ	立ち上がり時動作電圧	V _{CC}	V _{IN} "Low" to "High"	10.3		V
	動作電圧ヒステリシス幅	V _{HYS}		1.3		V
発 振 回 路	最大発振周波数	f _{MAX}		200		kHz
	周波数設定精度	f _{TOL}	C _T , R _T 固定		±10	%
	周波数入力安定度	Δf/ΔV _{IN}	10V ≤ V _{IN} ≤ 30V		2	%
	周波数温度安定度	Δf/ΔT	-20℃ ≤ T _{OPR} ≤ +85℃	2	10	%
	出 力 振 幅	V _{PP}	10端子	1.7		V
	出 力 "High" 電 圧	V _{PH}	10端子	3.4		V
休 止 定 時 間 路	出 力 "Low" 電 圧	V _{PL}	10端子	1.7		V
	入力バイアス電流	I _{BD}	1.2V ≤ 9端子 ≤ 4.0V	1	10	μA
	入力電圧レベル(0%)	V _{DH}	休止時間 0%	3.4		V
	入力電圧レベル(100%)	V _{DL}	休止時間 100%	1.7		V
誤 差 増 幅 器 1	入力オフセット電圧	V _{IO1}			10	mV
	入力バイアス電流	I _{B1}		0.5	10	μA
	開ループ電圧利得	A _{VO1}		72		dB
	同相入力電圧範囲	V _{ICM1}	1		V _{REF} -1.0	V
	同相信号除去比	CMR ₁		80		dB
	利得帯域幅積	G.B. ₁		2.5		MHz
誤 差 増 幅 器 2	入力オフセット電圧	V _{IO2}			10	mV
	入力バイアス電流	I _{B2}		-1	-10	μA
	開ループ電圧利得	A _{VO2}		75		dB
	同相入力電圧範囲	V _{ICM2}	-0.4		V _{REF} -2.7	V
	同相信号除去比	CMR ₂		80		dB
	利得帯域幅積	G.B. ₂		1.2		MHz
誤 差 出 力 増 幅 力	出 力 電 圧	V _{OE}	5端子 ≥ 10kΩ	1.0		V _{REF} -1.1 V
	出力ソース電流	I _{SOURCE}		450	600	750 μA
	出力シンク電流	I _{SINK}		1	3	mA

8

項 目	記 号	条 件	MIN.	TYP.	MAX.	単 位
出力回路	コレクタ・エミッタ間耐圧	V_{CE}	$I_C=10\mu A$	35		V
	出力飽和電圧	$V_{CE(SAT)}$	$I_C=20mA$	0.5	0.8	V
	立ち上がり時間	t_r	$I_C=20mA$	50		ns
	立ち下がり時間	t_f	$I_C=20mA$	30		ns
入力電圧	入力電流	I_{INH}	2端子=2.4V	1.5		mA
	入力“High”電圧	V_{IH}	インヒビット動作 ON	1	2.4	V_{REF} V
	入力“Low”電圧	V_{IL}	インヒビット動作 OFF		0.4	V
ラッチ入力	入力電流	I_{LAT}	1端子=0.7V	100		μA
	入力“High”電圧	V_{LH}	ラッチ入力最大電圧		V_{REF}	V
	動作入力電圧	V_{Li}	ラッチ動作最小電圧	0.7		V
回路電流	I_{CC}	$I_{REF}=0$		8	11	mA

■ 各回路の動作

(1) 定電圧回路 (V_{REF})

IC 内各回路に電源として働く一方、16端子を介し 5 V、50mA の基準電圧を出力する短絡保護機能をもつ電圧源です。ノイズサプレッサとして10 μ F 程度のコンデンサを16端子と GND 間に入れることが有効です。

(2) 低入力電圧時誤動作防止回路 (L.V.S)

この回路は、IR3M01への入力電圧 (V_{IN}) が低下した場合に誤動作を防止するため出力トランジスタをオフとする回路で、 V_{IN} は1.3V (TYP.) のヒステリシスをもっています。また、この回路は出力トランジスタを制御する一方、ソフトスタート (後述) を可能とするためデッドタイム調整端子 9 端子も“Low”とします。

(3) 発振器 (Oscillator)

タイミング用外付け抵抗 R_T および外付けコンデンサ C_T によって10端子に1.7~3.4V の電圧振幅で対称三角波出力を発生します。この回路は、さらに三角波出力に同期した方形波出力をつくり後述のフリップフロップの入力信号としています。

なお、充放電電流を決定する ($\approx 2.1V/R_T$) 11端子への外付け抵抗 R_T 下限値は 3 k Ω ですが、通常 R_T は 5~30k Ω 、 C_T は 470~4,700pF の範囲で発振周波数を 5~200kHz に設定します。

(4) PWM 用コンパレータ (PWM Comparater)、フリップフロップ

NPN 入力の PWM Comparator は三角波発振出力と誤差増幅器とを比較し、増幅器出力が高い期間のみ出力トランジスタを導通させる一方、過渡時など一方の出力トランジスタが続けて導通するいわゆるダブルパルス現象を抑止するため、F/F へつながる OR ゲートへの信号を与えます。

フリップフロップは 2 つの出力トランジスタを交互に導通させるもので、OR ゲート出力の立ち上がりにて動作するエッジトリガフリップフロップです。これによって各出力トランジスタの導通周波数は三角波原発振周波数の 2 倍となります。

(5) 誤差増幅器 1 (Error Amplifier 1)、誤差増幅器 2 (Error Amplifier 2)

出力電圧設定用としての Error Amplifier 1 は NPN 入力、出力電流制御用としての Error Amplifier 2 は PNP 入力の差動増幅器で 2 つの増幅器出力は PNP エミッタホロワによるプルダウン特性によって 5 端子に出力、さらに PWM 用コンパレータに入力されています。PNP 入力の Error Amplifier 2 は同相入力電圧範囲が -0.4~+2.3V で GND ラインに入れた低抵抗での出力電流の検出が可能となっています。各増幅器での帰還ループ構成は帰還量が大きいと位相遅れのため発振傾向となるため、閉ループ利得が 20dB 以上で使用する必要があります。

なお、5 端子出力のソース電流は 600 μA 定電流によっているため、帰還ループの構成など外部回路を接続するに当たってはバイアス電流がこれを超えないようにしてください。また、増幅器 1 の入力間に保護ダイオードが逆並列に入っていること、増幅器 2 においては入力がコレクタ接地の PNP によるため、入力電圧が -0.4V を超えると GND 8 端子より過大電流が流入します。

(6) 休止期間調整回路 (Dead time Adj. Comparator)

この回路は、9 端子に与えられる直流電圧と三角波発振出力 NPN 入力のコンパレータで比較し、三角波出力が直流電圧より高い期間のみ出力トランジスタをオフとする休止期間調整回路で、9 端子直流電圧が三角波ピーク値より高い領域 (> 3.4V (TYP.)) での休止期間 0% から、低い領域 (< 1.7V (TYP.)) での休止期間 100% まで 9 端子印加電圧によって連続的に可変できます。

なお、三角波発振出力レベルは、発振回路電源で、内部基準電圧値 (V_{REF}) にほぼ相似関係にありますので、9 端子印加電圧も V_{REF} の抵抗分割によるのが適当で、さらに GND との間にコンデンサを外付けすることによってソフトスタート、ソフトストップが実現できます。9 端子電圧は低入力電圧時誤動作防止回路 (L.V.S.) 動作時あるいは禁止入力時、NPN トランジスタにより“Low”となりますが、