

M21C

P ゲート PNP 四層プレーナ型シリコン制御整流素子 / P-Gate Si Planar Reverse Blocking Thyristor

小電力制御用 / Small Power Control

特徴 / Features

- プレーナ型のため信頼性が高い。 / High reliability planar design
- 漏えい電流が小さい。 / Low leakage current
- ゲート感度が高い。 / High gate sensitivity

最大定格 / Absolute Maximum Ratings ($T_a=25^\circ\text{C}$)

Item	Symbol	Value	Unit
平均整流電流	I_O	0.2	A
サージ電流	I_{surge}	8	A
繰返しせん頭順阻止電圧	$V_{\text{FO(peak)}}$	200	V
繰返しせん頭逆電圧*1	$V_{\text{RX(peak)}}$	200	V
非繰返しせん頭逆電圧*2	$V_{\text{RO(peak)}}$	300	V
せん頭順ゲート電流	$I_{\text{GF(peak)}}$	100	mA
せん頭順ゲート電圧	$V_{\text{GF(peak)}}$	6	V
平均ゲート損失	P_G	0.01	W
せん頭ゲート損失	$P_{\text{G(peak)}}$	0.1	W
接合部温度	T_j	110	$^\circ\text{C}$
保存温度	T_{stg}	-55 ~ +125	$^\circ\text{C}$

*1 $R_{\text{GK}}=1\text{ k}\Omega$ *2 $t \leq 10\text{ sec}$ 電気的特性 / Electrical Characteristics ($T_a=25^\circ\text{C}$)

Item	Symbol	Condition	min.	typ.	max.	Unit
順電圧降下	V_F	$I_F=1\text{ A}$		1.25	1.6	V
順漏えい電流	I_{FX}	$V_F=200\text{ V}, R_{\text{GK}}=1\text{ k}\Omega$		0.005	1.0	μA
逆漏えい電流	I_{RX}	$V_R=200\text{ V}, R_{\text{GK}}=1\text{ k}\Omega$		0.005	1.0	μA
順漏えい電流	I_{FX}	$V_F=200\text{ V}, R_{\text{GK}}=1\text{ k}\Omega, T_a=110^\circ\text{C}$		5	50	μA
逆漏えい電流	I_{RX}	$V_R=200\text{ V}, R_{\text{GK}}=1\text{ k}\Omega, T_a=110^\circ\text{C}$		5	50	μA
トリガゲート電流	I_{GT}	$V_F=6\text{ V}, R_{\text{GK}}=1\text{ k}\Omega, R_L=100\Omega$		0.65	1	mA
トリガゲート電圧	V_{GT}	$V_F=6\text{ V}, R_{\text{GK}}=1\text{ k}\Omega, R_L=100\Omega$	0.2	0.62	0.8	V
熱抵抗	$R_{\text{th(j-a)}}$			150	300	$^\circ\text{C/W}$
熱抵抗	$R_{\text{th(j-c)}}$			60		$^\circ\text{C/W}$
臨界電圧上昇率	dv/dt	$V_F=200\text{ V}, R_{\text{GK}}=1\text{ k}\Omega, T_a=110^\circ\text{C}$	20	80		$\text{V}/\mu\text{sec}$
保持電流	I_H	$V_F=6\text{ V}, R_{\text{GK}}=1\text{ k}\Omega$		3.0		mA
ターンオフ時間	t_{off}	$I_F=2\text{ A}, V_F/V_R=200\text{ V}, t_W=10\mu\text{sec}, dv/dt=30\text{ V}/\mu\text{sec}, I_G=1\text{ mA}$		15		μsec

