

T-46-13-27

# MN1213

128 ビット MNOS 型不揮発性 EAROM  
128-Bit MNOS Type Nonvolatile Electrically Alterable ROM

## ■ 概要

MN1213は、128ビットのMNOS型不揮発性メモリトランジスタを記憶素子とした、電氣的に書き込み消去が可能な不揮発性メモリです。

書き込み、消去制御回路を内蔵していますので、メモリの書換えは2ビットのデータ入力 (Set Skip 0, Set Skip 1) の一方に"0"レベルの1パルスを印加するだけで自動的に実行します。

アドレスデータ入力 (8ビット) は、BCD (4ビット, 2桁) バイナリ (7ビット) の2とおりが可能です。BCD入力の場合、0から83番地、バイナリ入力の場合、0から127番地までのメモリがアクセスできます。

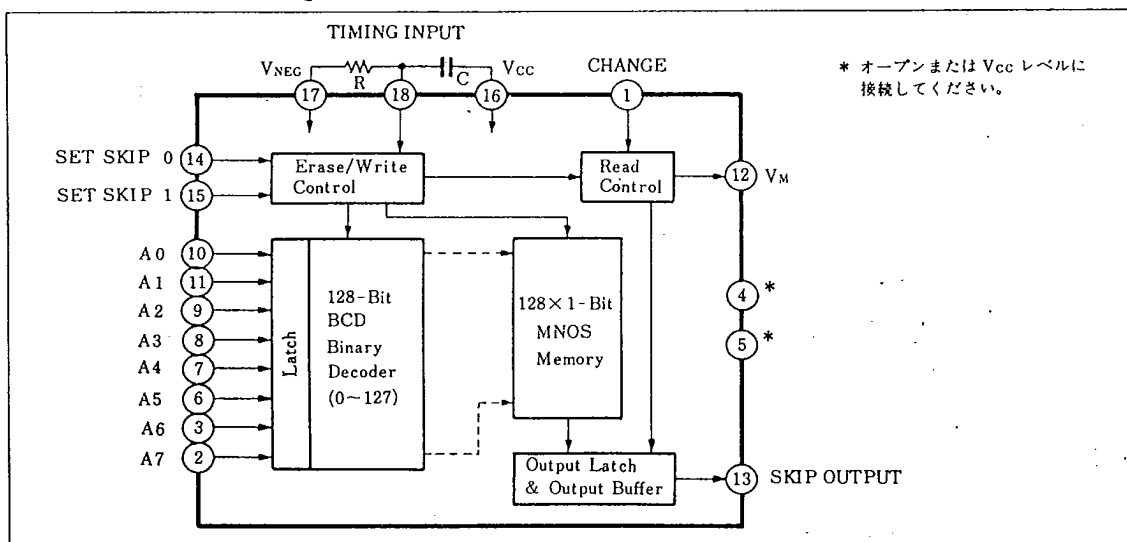
## ■ Description

The MN1213 is a fully decoded nonvolatile memory designed for use in systems requiring permanent data storage without power supply. This memory is suited for the memory of a television receiver tuner-control system. The memory is programmed by the user to maintain a record of data the customer wishes to obtain. A memory alteration can be automatically achieved only when the Set Skip 0 or the Set Skip 1 input is continuously at "0".

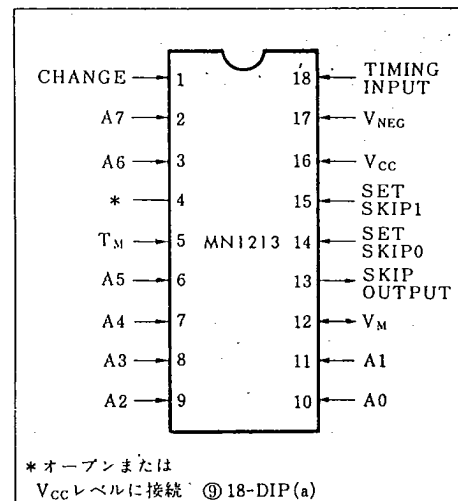
## ■ 特徴

- メモリ構成：128ワード×1ビット
- 電源電圧：+5V, -29V :  $V_{CC} - V_{NEG} = 34V$
- パッケージ：18ピン・プラスチックDIL

## ■ ブロック図/Block Diagram



## ■ 端子配置図/Pin Assignment



## ● 電氣的書き込み消去が可能

1パルス入力により書き込み、消去、プログラム確認読出し、の一連の機能を自動的に実行。データ入力端子にはチャタリング防止機能内蔵。

T-46-13-27

■ 絶対最大定格 / Absolute Maximum Ratings (Ta=25°C)

Item	Symbol	Rating	Unit	Note
電源電圧	V <sub>CC-VNEG</sub>	-0.3 ~ +37	V	
電源電圧	V <sub>CC</sub>	-0.3 ~ +10	V	
入力端子電圧	V <sub>CC-VIN1</sub>	-0.3 ~ +15	V	
入力端子電圧	V <sub>CC-VIN2</sub>	-0.3 ~ +37	V	TIMING INPUT
出力端子電圧	V <sub>CC-VOUT</sub>	-0.3 ~ +15	V	
動作周囲温度	T <sub>opr</sub>	-20 ~ +70	°C	
保存温度	T <sub>stg</sub>	-55 ~ +150	°C	データリテンションを除く

■ 動作条件 1 / Operating Conditions 1 (Ta=25°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V <sub>CC-VNEG</sub>	図1参照	32	34	36	V
電源電圧	V <sub>CC</sub>	図1参照	4.5	5	8	V

■ 動作条件 2 / Operating Conditions 2 (Ta=25°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
V <sub>NEG</sub> 立下り時間	t <sub>1</sub>	図1参照	0.3		500	ms
V <sub>NEG</sub> 立上り時間	t <sub>2</sub>	図1参照	0.3		500	ms
V <sub>CC</sub> 立下り時間	t <sub>3</sub>	図1参照	0.3		500	ms
V <sub>CC</sub> 立上り時間	t <sub>4</sub>	図1参照	0.3		500	ms

■ 電気的特性 1 / Electrical Characteristics 1 (V<sub>CC-VNEG</sub>=34V, Ta=25°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電流	I <sub>NEG</sub>	出力オープン		4	8	mA
消費電力	P <sub>D</sub>	出力オープン		136	288	mW

入力端子

電圧ハイレベル	V <sub>IH</sub>	全入力端子	V <sub>CC</sub> -2		V <sub>CC</sub> +0.3	V
電圧ローレベル	V <sub>IL</sub>	全入力端子	V <sub>CC</sub> -10		V <sub>CC</sub> -4.1	V
入力リーク電流	I <sub>LK1</sub>	V <sub>IN</sub> =V <sub>CC</sub> Pin14, 15 以外の全入力端子			±5	μA
入力リーク電流	I <sub>LK2</sub>	V <sub>IN</sub> =V <sub>CC</sub> -10 Pin14, 15 以外の全入力端子			±5	μA
SET SKIP 入力電流	I <sub>IN</sub>	Pin14, 15 With pin connected through 2.2k to V <sub>CC</sub> -4.5V	30	70	150	μA

出力端子 (Pin 13)

電圧ハイレベル	V <sub>OH</sub>	I <sub>OH</sub> =0.5mA	V <sub>CC</sub> -0.5			V
出力リーク電流	I <sub>OLK1</sub>	V <sub>OUT</sub> =V <sub>CC</sub>			±5	μA
出力リーク電流	I <sub>OLK2</sub>	V <sub>OUT</sub> =V <sub>CC</sub> -10V			±5	μA

■ 電気的特性 2 / Electrical Characteristics 2 ( $V_{CC} - V_{NEG} = 34V$ ,  $T_a = 25^\circ C$ ,  $R = 750k\Omega$ ,  $C = 0.01\mu F$ )

Item	Symbol	Condition	min.	typ.	max.	Unit
メモリ書換え時間	$t_{AL}$	図 3 参照			220	ms
デバウンス時間	$t_{DEB}$		37.5			ms
リリース時間	$t_{REL}$		41.0			ms
ホールド時間	$t_{L1}$	図 2 参照	2			$\mu s$
セットアップ時間	$t_{L2}$		20'			$\mu s$
リセット時間	$t_{DROP}$				30	$\mu s$
アクセス時間	$t_{RSK}$				100	$\mu s$
CHANGE セット時間	$t_{CW1}$			100		$\mu s$
CHANGE リセット時間	$t_{CW2}$			100		$\mu s$

■ 電気的特性 3 / Electrical Characteristics 3 ( $V_{CC} - V_{NEG} = 34V$ ,  $T_a = 0 \sim +50^\circ C$ )

Item	Symbol	Condition	min.	typ.	max.	Unit
メモリ書換え回数	NEW			$10^5$		回
メモリ読出し回数	NR	NEW = $10^5$		$10^7$		回
パワーオフ・リテンション	$t_{POF}$	NEW = $10^2$		10		年

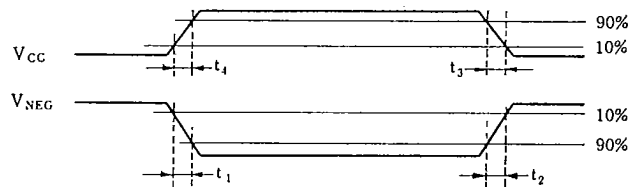


図 1 電源波形図

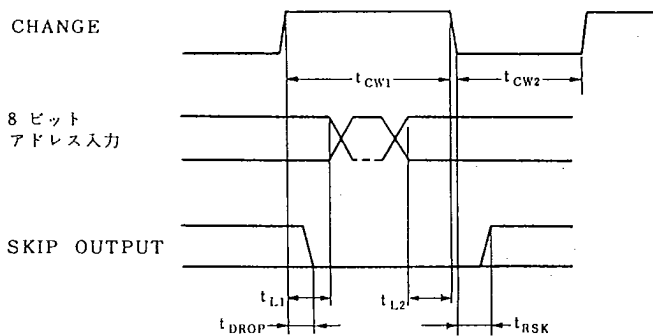


図 2 メモリ読出しサイクル

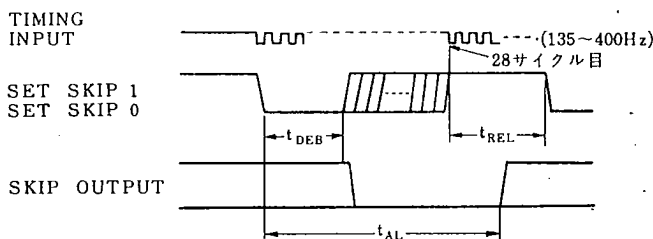


図 3 メモリ書換えサイクル

T-46-13-27

■ 端子説明 / Pin Names

Pin No.	Symbol	区分	極性	機能
1	CHANGE	入力	正	メモリ読出し命令入力端子
2	A7			アドレス入力端子 (MSB)
3	A6			アドレス入力端子
4	—	—	—	オープンまたは Vcc レベルに接続
5	T <sub>M</sub>	入力	負	テスト用入力 (通常オープン)
6	A5	入力	正	アドレス入力端子
7	A4			BCD 入力の場合 (LSD; A0,A1,A2,A3 MSD; A4, A5,A6,A7) 0~83番地
8	A3			
9	A2			バイナリ入力の場合 (A0 (LSB) ,A1,A2,A3,A4,A5, A6,A7 (MSB)) 0~128番地
10	A0			
11	A1			
12 注2)	V <sub>M</sub>	出力	—	MNOS メモリ読出し電圧モニタ端子。通常オープン
13	SKIP OUTPUT		正	データ出力端子。オープンドレイン構成 (プルダウン抵抗は GND(OV)に接続)
14	SET SKIP 0	入力	負	プログラムデータ入力 "0"
15	SET SKIP 1			プログラムデータ入力 "1"
16	Vcc	電源	—	Vcc 電圧印加 (標準 +5V)
17	VNEG		—	VNEG 電圧印加 (標準 -29V)
18 注1)	TIMING INPUT	入力	負	クロック入力端子 自励発振 C, R 素子外付端子

注1) 本入力端子にクロック自動のための抵抗、容量を接続します。(4)のブロック図参照)

抵抗値 750kΩ ± 5% (Pin⑬とPin⑰の間)

容量値 0.01μF ± 10% (Pin⑬とPin⑰の間)

上記抵抗、容量値により、135min.~400max. Hz の発振が得られます。

注2) 本入力端子には、メモリ読出し時に MNOS メモリトランジスタのゲート部に印加される電圧値が出力されます。

外部より強制的に電圧を印加することにより、メモリトランジスタのリテンションをチェックできます。ただし、この場合、Pin⑤を"L"にする必要があります。通常、Pin⑤はオープンまたは Vcc レベルに接続してください。

■ 動作説明

1. メモリ書換え

SET SKIP 0, または SET SKIP 1 を "L" にすることにより、メモリ書換えサイクルが始まります。両方の入力が同時に "L" となるときは受けつけません。また、各入力には、チャタリング防止機能が内蔵されており、指定されたデバウンス時間 (最小37.5ms) の間、連続的に "L" が入力されることにより、有効入力として受け付けられます。

メモリ書換えサイクルが始まると、アドレスデータはラッチにより保持されます。メモリ書換えサイクルが終了すると、保持されたアドレスのメモリデータが自動的に読み出され、SKIP OUTPUT より出力されます。SET SKIP 1 を入力すればメモリに 1 が書き込まれ、SKIP OUTPUT には "H" が出力されます。

SET SKIP 0 を入力すればメモリに 0 が書き込まれ (消去され)、SKIP OUTPUT には "L" が出力されます。

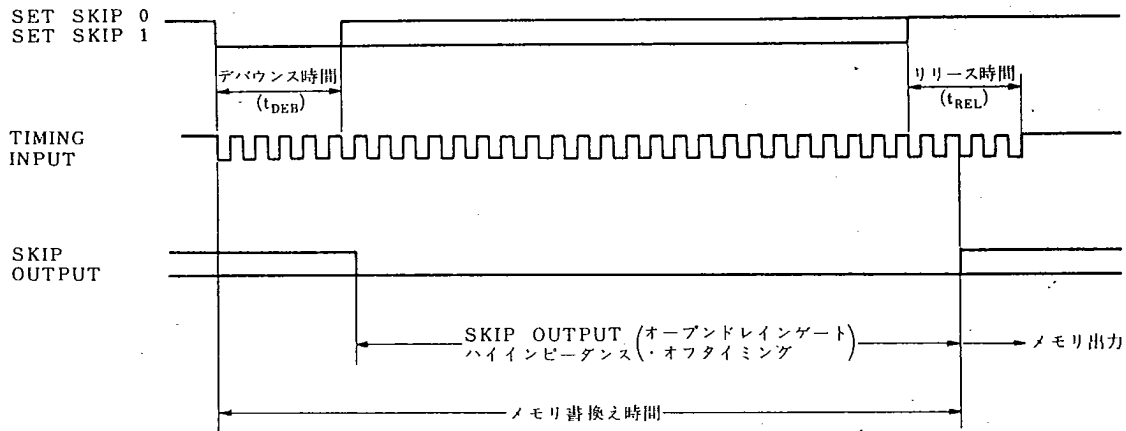
メモリ書換えサイクルは、SET SKIP 入力を連続的に "L" とすることにより開始されますが、他のアドレスのメモリ書換えサイクルを次に開始するためには、一度、SET SKIP 0, SET SKIP 1 両入力を連続的に "H" レベルに保持する必要があります。これは、リリース時間<sup>注3)</sup>として指定されています (最小 41.0ms)。

メモリ書換えサイクル中、アドレスは LSI 内部のラッチにより保持されますが、その他のオペレーションにおいては保持されません。

注3) LSI 内部では、TIMING INPUT の 29 サイクル目から、4.5 サイクルの間、SET SKIP 0, SET SKIP 1 が "H" レベルであることを検出して、両入力がリリースされたと認識します。この検出期間はリリースが認識されるまで 64 サイクルごとに繰り返されます。

メモリ

T-46-13-27

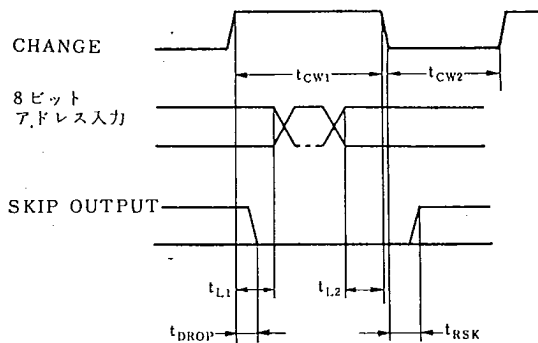


メモリ書換えサイクルタイミング図 (CHANGE=L 固定)

2. メモリ読出し

CHANGE 入力信号の負エッジに同期して、メモリが読み出されます。ただし、メモリ書換えサイクル中には、CHANGE 入力信号は無視されます。CHANGE 入力が "L" レベルの間 SKIP OUTPUT に有効な出力が連続的に出力され、"H" レベルになると、L

SI 内部の SKIP OUTPUT オープンドレインゲートはカットオフされます。アドレスデータは CHANGE 入力の "H" レベル時にセットしてください。



メモリ読出しサイクルタイミング図