

# MN6049

## CMOS TV 選局用周波数シンセサイザ / CMOS Frequency Synthesizer for TV Tuning Systems

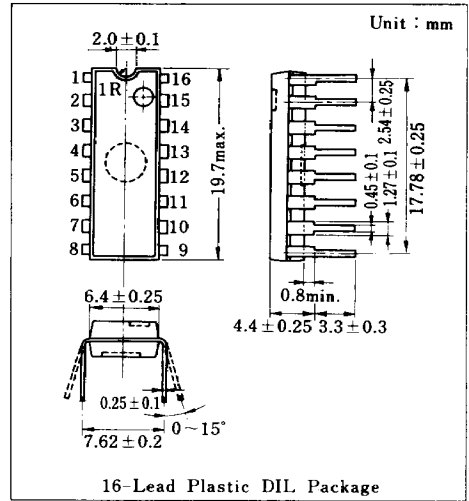
### ■ 概要 / Description

MN6049 は、13 ビットのプログラマブル分周器、12 ビットの固定分周器、および位相比较器からなるテレビ選局システム用 PLL 周波数シンセサイザ CMOS LSI です。

The MN6049 is a CMOS frequency synthesizer for TV tuning systems consisting of a 13-bit programmable divider, 12-bit divider and phase comparator circuits.

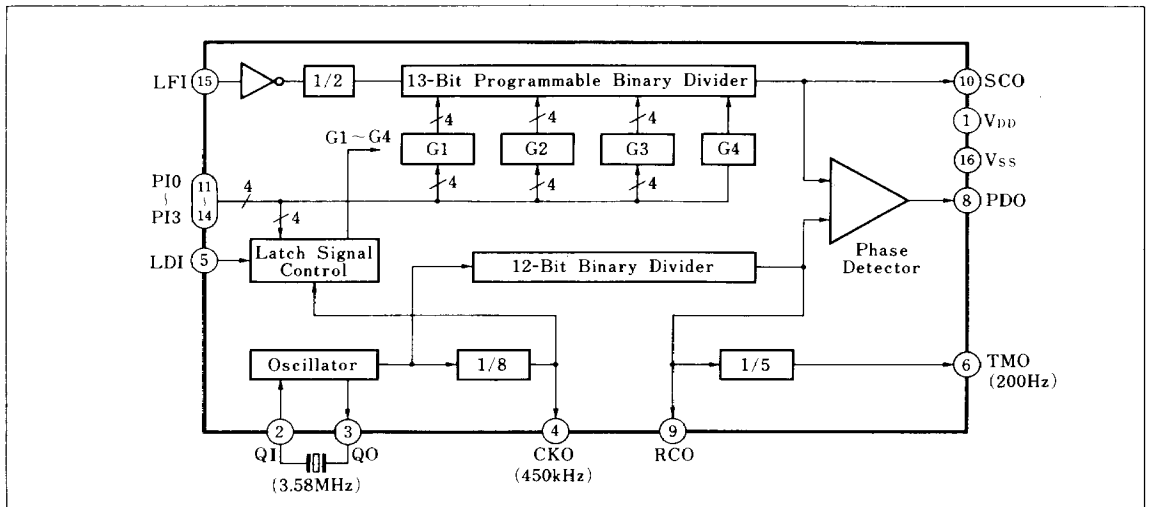
### ■ 特徴

- 12 ビット固定分周器は、3.58 MHz の水晶発振器から分周して (分周比 1/3667) 約 1 kHz の基準信号を取り出す
- 13 ビットのプログラマブル分周器は、最大 14.6 MHz のプリスケアラ出力信号を 1/2 分周した後、プリセットコードに従って分周する
- プログラマブル分周器のプリセットコードは、3 個の 4 ビットラッチ、1 個の 1 ビットラッチにより選択する
- ラッチグループの指定、ラッチデータは、同一の入力線 (PI0~PI3) により与えられ、ロード信号 (LDI) が L→H のとき、ラッチグループの選定、H→L のとき選定されたラッチグループにデータが入る



- 位相比较器は、両分周器出力の位相を比較してローパスフィルタに出力する
- マイクロプロセッサ用にクロック (450 kHz)、基準信号 (200 Hz) を出力する
- SCO、RCO は試験端子

### ■ ブロック図 / Block Diagram



■ 絶対最大定格/Absolute Maximum Ratings ( $V_{SS}=0V$ ,  $T_a=25^\circ C$ )

Item	Symbol	Rating	Unit
電源電圧	$V_{DD}$	$-0.3 \sim +9$	V
入力電圧	$V_I$	$-0.3 \sim V_{DD} + 0.3$	V
出力電圧	$V_O$	$-0.3 \sim V_{DD} + 0.3$	V
動作周囲温度	$T_{opr}$	$-20 \sim +70$	$^\circ C$
保存温度	$T_{stg}$	$-55 \sim +100$	$^\circ C$

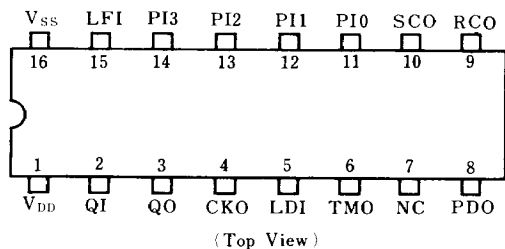
■ 動作条件/Operating Conditions ( $V_{SS}=0V$ ,  $T_a=0 \sim 70^\circ C$ )

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	$V_{DD}$		6.5	7.0	7.5	V

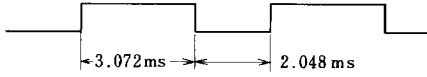
■ 電気的特性/Electrical Characteristics ( $V_{DD}=7V$ ,  $V_{SS}=0V$ ,  $T_a=0 \sim 70^\circ C$ )

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電流	$I_{DD}$	$T_a=25^\circ C$ , $V_{DD}=7V$			15	mA
全消費電力	$P_{tot}$	外部負荷なし			105	mW
入力端子 (LFI)						
入力周波数 (max.)	$f_{i(max)}$	入力正弦波, フリーラン時	15.6			MHz
入力電圧振幅	$v_i$		0.7			$V_{p-p}$
入力電流	$I_{I(1)}$	$V_I = V_{SS} \sim V_{DD}$	-50		+50	$\mu A$
入力端子 (PI0~PI3, LDI)						
入力電圧ハイレベル	$V_{IH}$		3.4		$V_{DD}$	V
入力電圧ローレベル	$V_{IL}$		$V_{SS}$		0.8	V
入力電流	$I_{I(2)}$	$V_I = V_{SS} \sim V_{DD}$	-10		+10	$\mu A$
出力端子 (PDO)						
出力電流ハイレベル	$I_{OH(1)}$	$V_O = 5V$	-0.8			mA
出力電流ローレベル	$I_{OL(1)}$	$V_O = 2V$	0.8			mA
出力リーク電流	$I_{Leak}$	$V_O = 1/2 V_{DD}$	-0.03		+0.03	$\mu A$
出力端子 (TMO)						
出力電圧ハイレベル	$V_{OH(1)}$	$I_{OH} = -0.05mA$	6.0			V
出力電圧ローレベル	$V_{OL(1)}$	$I_{OL} = 0.1mA$			0.4	V
出力端子 (CKO)						
出力電圧ハイレベル	$V_{OH(2)}$	$I_{OH} = -0.4mA$	6.0			V
出力電圧ローレベル	$V_{OL(2)}$	$I_{OL} = 0.16mA$			0.4	V
発振端子 (QI, QO)						
発振周波数	$f_{osc}$			3.58		MHz
端子容量						
入力容量	$C_I$	$V_I = 2V$		5		pF
出力容量	$C_O$	$V_O = 2V$		7		pF

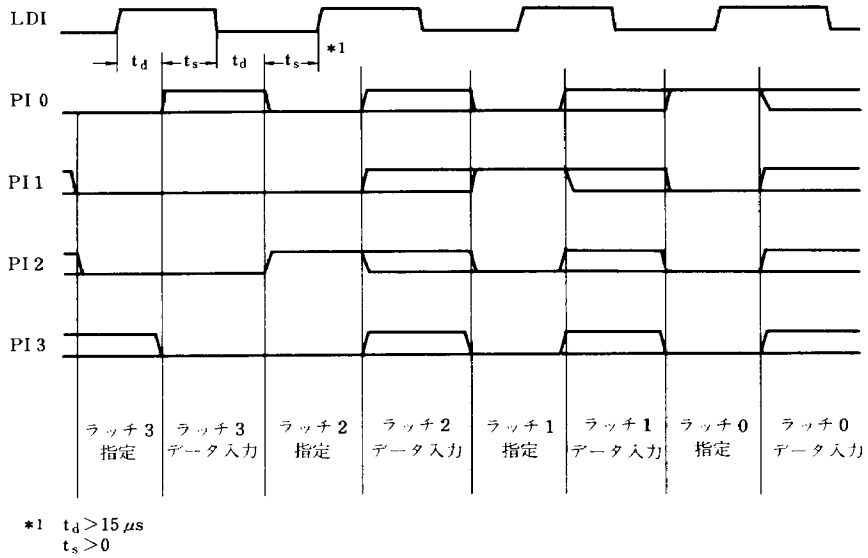
■ 端子接続図/Terminal Connections



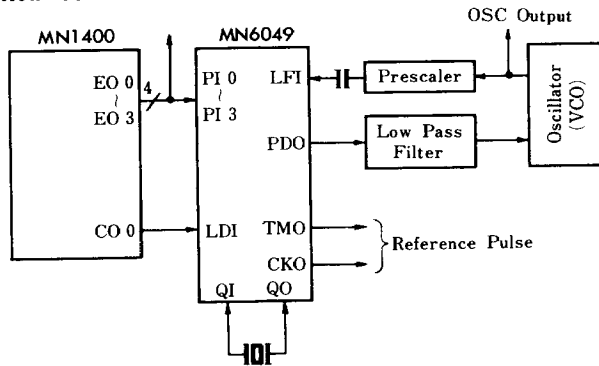
■ 端子説明/Terminal Assignments

端子番号	記号	区分	端子の説明
1	V <sub>DD</sub>	電源端子	V <sub>DD</sub> 電源電圧供給端子。
2	QI	入力端子	発振端子、水晶振動子を接続する。
3	QO	出力端子	発振周波数 3.58105 MHz。
4	CKO	出力端子	クロック信号出力端子、447.63 kHz。 MN1400 の OSC 端子に接続する。
5	LDI	入力端子	ロード信号入力端子。 正エッジ：ラッチグループ指定データ入力。 負エッジ：ラッチデータ入力。
6	TMO	出力端子	基準信号出力端子 195.3125 Hz。 MN1400 のタイミング制御に用いる。 
7	NC	接続なし	
8	PDO	出力端子	位相比較器出力端子。 VCO の周波数が高いとき H レベル出力 VCO の周波数が低いとき L レベル出力 ロック時 開放
9	RCO	出力端子	LSI テスト用出力端子。
10	SCO	出力端子	
11	PI0	入力端子	データ入力端子。 ラッチグループ指定データ、ラッチデータを入力する。
12	PI1		
13	PI2		
14	PI3		
15	LFI	入力端子	プログラマブルカウンタ入力端子。 VCO 出力またはプリスケアラ出力から入力する。
16	V <sub>SS</sub>	電源端子	アース端子。 LSI の P ウェルに接続する。

■ プリセットデータ入力タイミング図/Preset Data Input Timing Diagrams



■ 応用回路例/Application Circuit



Note: LDI requires a special control signal.